

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-126337

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H04B 7/26

H04J 13/00

(21)Application number : 08-276206

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 18.10.1996

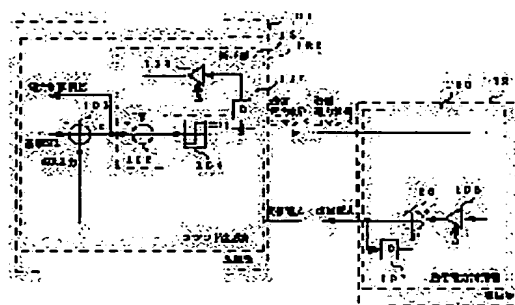
(72)Inventor : TAKANO MICHIAKI

## (54) TRANSMISSION POWER CONTROLLER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To increase the channel capacity of a transmission power control system by reducing a power control error in the system, in which a step size with a control delay is in existence.

**SOLUTION:** In order to provide a feedback function to a discrimination device 104 of a base station 101, the base station 101 is provided with a correction section 181 consisting of an adder 108, a delay circuit 110 and an amplifier 109. The correction section 181 adds a control content by a transmission power control command having already been outputted to a power control error  $\epsilon$  obtained, based on reception power from a mobile station to which a control content of a transmission power control command (TPC bit) which has already been outputted to the mobile station 102, so as to generate a new transmission power control command.



## LEGAL STATUS

[Date of request for examination] 04.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3254390

[Date of registration] 22.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-126337

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.<sup>6</sup>

H 0 4 B 7/26

H 0 4 J 13/00

識別記号

1 0 2

F I

H 0 4 B 7/26

H 0 4 J 13/00

1 0 2

A

審査請求 未請求 請求項の数13 O L (全 21 頁)

(21) 出願番号 特願平8-276206

(22) 出願日 平成8年(1996)10月18日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 ▲高▼野 道明

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

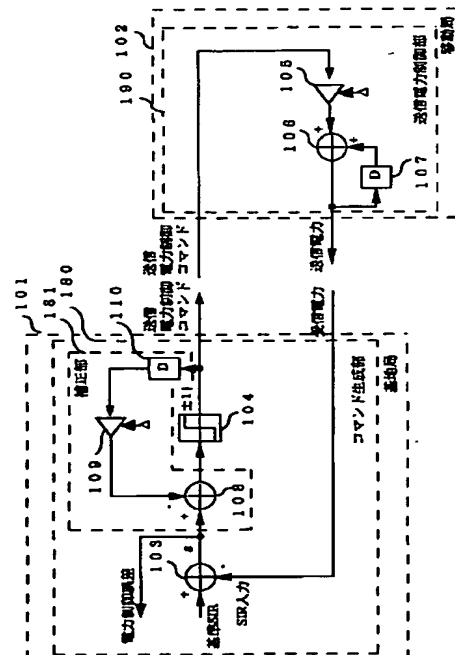
(74) 代理人 弁理士 宮田 金雄 (外3名)

(54) 【発明の名称】 送信電力制御装置

(57) 【要約】

【課題】 制御遅延が存在するステップサイズΔの送信電力制御方式において、電力制御誤差を低減させ、システムのチャネル容量の増大を図る。

【解決手段】 基地局101の判定器104に対してフィードバック機能をもたせるため、加算器108と遅延回路110と増幅器109からなる補正部181を設ける。補正部181により、既に移動局102へ出力された送信電力制御コマンド(TPCビット)の制御内容が加味されていない移動局からの受信電力に基づいて求められた電力制御誤差εに対して、既に出力された送信電力制御コマンドによる制御内容を加味することによって新たな送信電力制御コマンドを発生させる。



## 【特許請求の範囲】

【請求項1】 送信局から受信局へ符号分割多元接続（CDMA）方式によりデータ送信を行う場合の上記送信局の送信電力を制御する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部を備え、上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、上記コマンド生成部は、受信した送信局からの送信電力と既に送信局へ送信した送信電力制御コマンドとに基づいて送信電力制御コマンドを生成することを特徴とする送信電力制御装置。

【請求項2】 上記コマンド生成部は、送信局が、ある送信電力制御コマンドを受信局に送信してから、受信局がその送信電力制御コマンドに基づいて送信局の送信電力を変化させ、その送信電力が受信局に入力されるまでに遅延時間がある場合、その遅延時間の間に送信局から受信局に送信された送信電力制御コマンドによる制御内容に基づいて、受信した送信電力から生成される送信電力制御コマンドを補正する補正部を備えたことを特徴とする請求項1記載の送信電力制御装置。

【請求項3】 上記コマンド生成部は、送信局からの送信電力と所定の基準電力との差分を取り電力制御誤差を出力する加算器と、上記電力制御誤差から送信局の送信電力の増減を判定して送信電力制御コマンドを出力する判定器とを備え、上記補正部は、判定器から出力される送信電力制御コマンドを入力して、上記電力制御誤差を補正することを特徴とする請求項2記載の送信電力制御装置。

【請求項4】 上記補正部は、送信電力制御コマンドを入力して上記遅延時間分だけ遅延させて送信電力制御コマンドを出力する遅延回路と、遅延回路から出力された送信電力制御コマンドを入力して、受信部が送信電力制御コマンドを入力して生成する送信電力の増分と同一の増分を生成して出力する増幅器と、増幅器から出力された増分を上記電力制御誤差に加える加算器とを備えたことを特徴とする請求項2記載の送信電力制御装置。

【請求項5】 上記コマンド生成部は、送信局からの送信電力と所定の基準電力との差分を取り電力制御誤差を出力する加算器と、電力制御誤差を入力して電力制御誤差の値に基づいて送信電力制御コマンドを出力する制御アルゴリズムを備えたことを特徴とする請求項1記載の送信電力制御装置。

【請求項6】 送信局から受信局へ符号分割多元接続（CDMA）方式によりデータ送信を行う場合の上記送信局の送信電力を制御する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを

生成して送信局へ送信するコマンド生成部を備え、

上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、

上記送信電力制御部は、送信電力の増減の単位となる第1のステップサイズと第2のステップサイズを記憶し、第1のステップサイズと第2のステップサイズを動的に切り換えて送信電力の増減を制御することを特徴とする送信電力制御装置。

10 【請求項7】 上記送信電力制御部は、送信局の移動速度を検出する速度検出部と、速度検出部により検出された送信局の移動速度に基づいて第1のステップサイズと第2のステップサイズのいずれかを選択決定するステップサイズ決定部とを備えたことを特徴とする請求項6記載の送信電力制御装置。

20 【請求項8】 上記速度検出部は、上記送信電力制御コマンドを蓄積する蓄積部と、蓄積した送信電力制御コマンドをカウントして送信電力制御コマンドの統計的性質を判定するカウント部とを備え、上記ステップサイズ決定部は、カウント部により判定された送信電力制御コマンドの統計的性質に基づいて第1のステップサイズと第2のステップサイズのいずれかを選択決定することを特徴とする請求項7記載の送信電力制御装置。

【請求項9】 上記カウント部は、送信電力制御コマンドの連数をカウントすることを特徴とする請求項8記載の送信電力制御装置。

【請求項10】 上記カウント部は、送信電力制御コマンドの連続数をカウントすることを特徴とする請求項8記載の送信電力制御装置。

30 【請求項11】 送信局から受信局へ符号分割多元接続（CDMA）方式によりデータ送信を行う場合の上記送信局の送信電力を制御する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部を備え、上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、

40 上記送信電力制御部は、送信電力を過去に送信した送信電力の平均値に設定し直す電力設定部を備えたことを特徴とする送信電力制御装置。

【請求項12】 上記電力設定部は、上記送信電力制御コマンドが所定のパターンで発生することを検出する所定パターン検出部と、過去の送信電力制御コマンドの平均値及び過去の送信電力制御コマンドにより制御された送信電力の平均値のいずれかを計算して出力する平均化部と、上記所定パターン検出部が所定のパターンを検出した場合に、受信した送信電力制御コマンドによる制御を停止して、平均化部から出力される平均値を出力するスイッ

チ回路を備えたことを特徴とする請求項1記載の送信電力制御装置。

【請求項13】 上記所定のパターンは、電力増加を指示する所定数の連続した送信電力制御コマンドの後に、電力減少を指示する送信電力制御コマンドが到来するパターンであることを特徴とする請求項12記載の送信電力制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、陸上移動体通信におけるCDMA（符号分割多元接続）方式の送信電力の制御に関するものである。

【0002】

【従来の技術】 陸上移動体通信におけるCDMA方式の送信電力制御については、例えば、国際出願公開番号W O 9 1 / 0 7 0 3 7 号公報、日本特許出願公開番号特開平7-283783号公報に示されている。CDMA方式では、移動局から基地局への上がり回線が基地局に近い移動局からの信号のレベルが高い場合に、他の移動局からの信号が受信不可能になるという遠近問題が発生することから、基地局がどの移動局からも同一のレベルで信号を受信するように移動局の送信電力を制御する必要がある。送信電力制御は、遠近問題を解決し、加入者容量を増大させるために必須の技術であるといわれている。CDMA方式では、遠近問題を緩和するため、基地局は通信中の移動局に対し、全ての移動局からの電波が基地局で均一な受信レベルになるように送信電力制御を行う。全ての移動局は、同一の周波数で通信を行うので互いに干渉しあう。この干渉により通信の品質が決まるが、加入者容量を多くするためには、基地局からの送信電力は、特定移動局からの電波が他の移動局に干渉を与えないようにするために、通信の品質を保証できる最低の電力で送信する。このような送信電力制御は、移動局単体で送信電力を推定するオープンループ制御と、基地局からのコマンドにより微調整を行うクローズドループ制御の2つの手段により行われている。

【0003】 図29は、従来の送信電力制御装置の構成図である。基地局101と移動局102は、クローズドループ制御系を構成している。移動局のオープンループ制御系については、図示していないが、オープンループ制御も常に動作して送信電力を制御しているものとする。基地局101では、移動局からの受信電力より送信電力制御コマンド（以下、TPCビットと呼ぶ）を生成し移動局へ送信する。まず、加算器103において、予め定められた基準SIR（信号電力対雑音電力比）（dB）から、基地局受信SIR（dB）（図示していないが、公知の方法により、移動局からの受信電力を受信SIRに変換することができる。以下、単に、受信SIRともいう）を引くことにより、電力制御誤差 $\varepsilon$ （dB）が得られ、判定器104に供給される。判定器104で

は、電力制御誤差 $\varepsilon$ （dB）の符号に応じた値（ $\pm 1$ ）を生成する。例えば、基準SIR > 受信SIRならば、移動局への送信電力を増大させる指令を行う必要があり、TPCビットを+1とする。また、基準SIR  $\leq$  受信SIRならば、移動局への送信電力を減少させる指令を行う必要があり、TPCビットを-1とする。TPCビットは、符号にのみ意味のある1ビットコマンドであり、図には示していないが、移動局へのトラヒックチャネルに多重して送信される。また、伝送レートは、数百〜数千ビット/秒である。実際の1ビット伝送では+1を0に、-1を1に対応させる。

【0004】 移動局102は、基地局101からのTPCビットに従って、送信電力値を所定のステップサイズ $\Delta$ （dB）で増大又は減少させることにより、上記クローズドループ制御を行う。ここで、ステップサイズ $\Delta$ は固定値であり、例えば、1dBという値を取る。まず、移動局102では、トラヒックチャネルからTPCビットを抽出する。その指令+1、或いは、-1は増幅器105において $\Delta$ 倍され、+ $\Delta$ （dB）、或いは、- $\Delta$ （dB）となる。この値は、加算器106及び遅延回路107より構成される積分部において積分が行われる。例えば、初期値が0（dB）であり、TPCビットが{+1, +1, +1, +1, -1, +1, -1, -1}であった時、加算器106の出力は、{(0), + $\Delta$ , +2 $\Delta$ , +3 $\Delta$ , +4 $\Delta$ , +3 $\Delta$ , +4 $\Delta$ , +3 $\Delta$ , +2 $\Delta$ }となる。この加算器106の出力値がクローズドループ制御系により制御された電力として、図示していないオープンループ制御系により最適として推定された電力に加えられて、移動局102より送信される。

【0005】

【発明が解決しようとする課題】 基地局からTPCビットが出力されてから、TPCビットが移動局の送信電力を変化させ、基地局に移動局の送信電力が受信電力として入力されるまでの遅延（以下、制御遅延と呼ぶ）が存在しない時の送信電力制御変動特性を図30に示す。横軸は時間 $t$ であり、電力制御コマンドが出力される周期（以下、TPC周期と呼ぶ）を $T$ で表す。縦軸は、基地局における移動局からの受信SIRである。401〜404は受信SIRを示す。501〜504は受信SIR 401〜404に基づいて、基地局が発生するTPCビットを示す。図30に示すように、時間 $t$ に対する受信SIRの変動は（基準値は、0とする）、1Tにおける変動が $1\Delta$ 以内ならば、基準値 $\pm\Delta$ の範囲で変動する。即ち、図30において、受信SIR 401 < 0であるため、TPCビット501は+1となる。その結果、受信SIR 402は、受信SIR 401よりほぼ $\Delta$ だけ大きい値となる。次に、受信SIR 402  $\geq$  0であるため、TPCビット502は-1となる。その結果、受信SIR 403は、受信SIR 402よりほぼ $\Delta$ だけ小さい値となる。以下、同様な動作を繰り返す。図30より、基

地局受信SIRの変動は基準SIR $\pm\Delta$ 以内であることが分かる。図31は、制御遅延が1Tの時の送信電力制御変動特性であり、縦軸、横軸は、図30と同じである。制御遅延(1T)が存在する場合には、図31に示すように、時間tに対する受信SIRの変動は、1Tにおける受信SIRの変動が $1\Delta$ 以内にもかかわらず、基準値 $\pm 2\Delta$ の範囲で変動する。即ち、図31において、制御遅延1Tが存在するため、図30に比べてTPCビットの受信SIRへの反映が1Tだけ遅れることになる。例えば、受信SIR411<0であるため、TPCビット511は+1となる。1T前のTPCビット510は+1であるので、受信SIR412は、受信SIR411よりほぼ $\Delta$ だけ大きい値となる。次に、受信SIR412 $\geq 0$ であるため、TPCビット512は-1となる。1T前のTPCビット511は+1であるので、受信SIR413は、受信SIR412よりほぼ $\Delta$ だけ大きい値となる。次に、受信SIR413 $\geq 0$ であるため、TPCビット513は-1となる。1T前のTPCビット512は-1であるので、受信SIR414は、受信SIR413よりほぼ $\Delta$ だけ小さい値となる。以下、同様な動作を繰り返す。図31より、基地局受信SIRの変動は、基準SIR $\pm 2\Delta$ 以内であることが分かる。制御遅延が2T以上では、更に送信電力変動が大きくなる。従来の送信電力制御装置は、以上のように構成されているため、制御遅延が1以上である場合に、チャネルの受信電力の変動がほぼ静的であるにもかかわらず、制御遅延による寄生変動が生じてしまう。その結果、電力制御誤差が大きくなり、加入者容量が減少してしまうという問題点があった。

【0006】また、従来の送信電力制御装置は、TPCビットのステップサイズ $\Delta$ が固定である。その結果、移動局の移動速度によっては、電力制御誤差が大きくなり、加入者容量が減少してしまうという問題点があった。図32は、送信電力制御誤差特性を示す図であり、横軸はfDT(fDはドップラー周波数、TはTPC周期)、縦軸は送信電力制御誤差の標準偏差 $\sigma$ であり、制御遅延は1Tである。ドップラー周波数fDは、移動局の速度に対応するもので、例えば、伝送周波数が1GHz帯であり、移動局の移動速度が100km/hならば、ドップラー周波数fDは90Hzとなる。従って、TPC周期Tが1.1kbp/sならばfDT=0.1となる。特性Aと特性Bとは、互いに異なるステップサイズを有し、特性Aのステップサイズ $\Delta 1$ は、特性Bのステップサイズ $\Delta 2$ より小さい。例えば、特性Aのステップサイズ $\Delta 1=0.5$ dB、特性Bのステップサイズ $\Delta 2=1$ dBという値をとる。図32より、fDTが0.01の時、特性A( $\Delta=0.5$ dB)と、特性B( $\Delta=1$ dB)で、特性が逆転していることが分かる。従って、fDT $\leq 0.01$ では、特性A( $\Delta=0.5$ dB)の方が送信電力制御誤差が少なく、fDT>0.01では、特性

B( $\Delta=1$ dB)の方が送信電力制御誤差が少ない。【0007】従来の送信電力制御装置では、TPCビットを1ビットではなく、多ビットにして伝送するものも提案されているが、多ビットにする場合は、基地局から移動局へのTPCビットの伝送レートが増大してしまうという別の問題点を発生させる。

【0008】また、従来の送信電力制御装置は、急激なチャネルの電力変動に対してもステップサイズ $\Delta$ による追従を行っているため、システムへの干渉が非常に大きくなってしまいう問題点があった。図33において、横軸は時間tを表し、縦軸は基地局の受信SIRを表している。点線601はチャネルの送信電力の変動を表し、実線602は、基地局の受信SIRの変動を表している。システムに与える干渉が問題となるのは、チャネルの送信電力の変動(点線601)が基地局の受信SIRによる電力制御の追従可能範囲を超える時である。システムに大きな干渉を与える場合とは、具体的には、図33のようにフェージングによる受信SIRの落ち込みにより、基地局が移動局に送信電力増大を指令した後、フェージングによる受信SIRの落ち込みが回復し、送信電力が既に十分な電力であるにもかかわらず、送信電力値が所定値(以下)にならない場合である。これは、ステップサイズ $\Delta$ が変動に比べて小さいこと、制御遅延が存在することに起因している。

【0009】

【課題を解決するための手段】この発明に係る送信電力制御装置は、送信局から受信局へ符号分割多元接続(CDMA)方式によりデータ送信を行う場合の上記送信局の送信電力を制御する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部を備え、上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、上記コマンド生成部は、受信した送信局からの送信電力と既に送信局へ送信した送信電力制御コマンドとに基づいて送信電力制御コマンドを生成することを特徴とする。

【0010】上記コマンド生成部は、送信局が、ある送信電力制御コマンドを受信局に送信してから、受信局がその送信電力制御コマンドに基づいて送信局の送信電力を変化させ、その送信電力が受信局に輸入されるまでに遅延時間がある場合、その遅延時間の間に送信局から受信局に送信された送信電力制御コマンドによる制御内容に基づいて、受信した送信電力から生成される送信電力制御コマンドを補正する補正部を備えたことを特徴とする。

【0011】上記コマンド生成部は、送信局からの送信電力と所定の基準電力との差分を取り電力制御誤差を出力する加算器と、上記電力制御誤差から送信局の送信電

力の増減を判定して送信電力制御コマンドを出力する判定器とを備え、上記補正部は、判定器から出力される送信電力制御コマンドを入力して、上記電力制御誤差を補正することを特徴とする。

【0012】上記補正部は、送信電力制御コマンドを入力して上記遅延時間分だけ遅延させて送信電力制御コマンドを出力する遅延回路と、遅延回路から出力された送信電力制御コマンドを入力して、受信部が送信電力制御コマンドを入力して生成する送信電力の増分と同一の増分を生成して出力する増幅器と、増幅器から出力された増分を上記電力制御誤差に加える加算器とを備えたことを特徴とする。

【0013】上記コマンド生成部は、送信局からの送信電力と所定の基準電力との差分を取り電力制御誤差を出力する加算器と、電力制御誤差を入力して電力制御誤差の値に基づいて送信電力制御コマンドを出力する制御アルゴリズムを備えたことを特徴とする。

【0014】この発明に係る送信電力制御装置は、送信局から受信局へ符号分割多元接続(CDMA)方式によりデータ送信を行う場合の上記送信局の送信電力を制御する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部を備え、上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、上記送信電力制御部は、送信電力の増減の単位となる第1のステップサイズと第2のステップサイズを記憶し、第1のステップサイズと第2のステップサイズを動的に切り換えて送信電力の増減を制御することを特徴とする。

【0015】上記送信電力制御部は、送信局の移動速度を検出する速度検出部と、速度検出部により検出された送信局の移動速度に基づいて第1のステップサイズと第2のステップサイズのいずれかを選択決定するステップサイズ決定部とを備えたことを特徴とする。

【0016】上記速度検出部は、上記送信電力制御コマンドを蓄積する蓄積部と、蓄積した送信電力制御コマンドをカウントして送信電力制御コマンドの統計的性質を判定するカウント部とを備え、上記ステップサイズ決定部は、カウント部により判定された送信電力制御コマンドの統計的性質に基づいて第1のステップサイズと第2のステップサイズのいずれかを選択決定することを特徴とする。

【0017】上記カウント部は、送信電力制御コマンドの連数をカウントすることを特徴とする。

【0018】上記カウント部は、送信電力制御コマンドの連続数をカウントすることを特徴とする。

【0019】この発明に係る送信電力制御装置は、送信局から受信局へ符号分割多元接続(CDMA)方式によりデータ送信を行う場合の上記送信局の送信電力を制御

する送信電力制御装置において、上記受信局は、受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部を備え、上記送信局は、上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部を備え、上記送信電力制御部は、送信電力を過去に送信した送信電力の平均値に設定し直す電力設定部を備えたことを特徴とする。

10 【0020】上記電力設定部は、上記送信電力制御コマンドが所定のパターンで発生することを検出する所定パターン検出部と、過去の送信電力制御コマンドの平均値及び過去の送信電力制御コマンドにより制御された送信電力の平均値のいずれかを計算して出力する平均化部と、上記所定パターン検出部が所定のパターンを検出した場合に、受信した送信電力制御コマンドによる制御を停止して、平均化部から出力される平均値を出力するスイッチ回路を備えたことを特徴とする。

20 【0021】上記所定のパターンは、電力増加を指示する所定数の連続した送信電力制御コマンドの後に、電力減少を指示する送信電力制御コマンドが到来するパターンであることを特徴とする。

【0022】

【発明の実施の形態】

実施の形態1. 図1は、本発明における実施の形態1のブロック図である。図1においては、基地局101と移動局102が電力制御のためクローズドループ制御系を構成している。移動局のオープンループ制御系については、図示していないが、オープンループ制御系も常に動作して送信電力を制御しているものとする。基地局からTPCビットが出力されてから、TPCビットが移動局の送信電力を変化させ、基地局に移動局の送信電力が受信電力として入力されるまでの遅延(以下、制御遅延又は遅延時間と呼ぶ)は、1T(Tは、TPC周期)であるものとする。103は送信局からの送信電力と所定の基準電力との差分を取り電力制御誤差 $\epsilon$ を出力する加算器である。104は電力制御誤差から送信局の送信電力の増減を判定して送信電力制御コマンド(TPCビット)を出力する判定器である。180は受信した送信局からの送信電力に基づいて送信局の送信電力を制御する送信電力制御コマンドを生成して送信局へ送信するコマンド生成部であり、コマンド生成部は、受信した送信局からの送信電力と既に送信局へ送信した送信電力制御コマンドとに基づいて送信電力制御コマンドを生成する。

40 181は遅延時間の間に送信局から受信局に送信された送信電力制御コマンドによる制御内容に基づいて、受信した送信電力から生成される送信電力制御コマンドを補正する補正部である。110は送信電力制御コマンドを入力して上記遅延時間分だけ遅延させて送信電力制御コマンドを出力する遅延回路である。109は遅延回路か

ら出力された送信電力制御コマンドを入力して、受信部が送信電力制御コマンドを入力して生成する送信電力の増分と同一の増分を生成して出力する増幅器である。108は増幅器から出力された増分を上記電力制御誤差に加える加算器である。190は上記送信電力制御コマンドを受信し、送信電力制御コマンドに基づき送信電力を制御する送信電力制御部である。図1では、基地局101の判定器104に加えて、加算器108、増幅器109、遅延回路110を設けている。遅延回路110では、判定器104の出力であるTPCビット(±1)を

制御遅延(1T)分遅延させて増幅器109へ出力する。遅延回路110の出力は、増幅器109によりΔ倍され、+Δ又は-Δとなる。増幅器109の出力が、加算器108において、加算器103から出力された電力制御誤差から減じられることにより、判定器104において、新たなTPCビットを生成している。

【0023】次に、図1の動作について説明する。制御遅延(1T)が存在する場合の本発明の実施の形態1における送信電力制御装置は、図2、図3に示すように、規定の範囲内(±1Δ)の変動とすることができる。図2において、実線は、本発明の制御結果を示している。図2において、点線は、本発明との比較のため、従来の送信電力制御装置による制御結果を示している。受信SIR421<0であり、1T前のTPCビット520が+1のため、増幅器109の出力は+Δとなり、加算器108で、受信SIR421の値から+Δが減算されるので、判定器104から出力されるTPCビット521は-1となる。1T前のTPCビット520は+1であるので、受信SIR422は受信SIR421よりほぼΔだけ大きい値となる。次に、受信SIR422≥0であり、1T前のTPCビット521が-1のため、TPCビット522は+1となる。1T前のTPCビット521は-1であるので、受信SIR423は受信SIR422よりほぼΔだけ小さい値となる。次に、受信SIR423<0であり、1T前のTPCビット522が+1のため、TPCビット523は-1となる。1T前のTPCビット522は+1であるので、受信SIR424は受信SIR423よりほぼΔだけ大きい値となる。以下、同様な動作を繰り返す。

【0024】このようにして、制御遅延が1Tの場合において、電力制御誤差から1T前の送信されたTPCビットとステップサイズとの積を予め引いた値から新たなTPCビットを作成しているため、制御遅延による変動は、±Δ以下に抑制される。

【0025】以上のように、この発明は、1Tの制御遅延が存在する場合、受信電力には、1T前に既に出力したTPCビットによる電力制御が反映されておらず、既に出力したTPCビットによる電力制御が後に実行されることから、後に実行されるTPCビットによる電力制御の分だけ予め割り引いて電力制御をしてやることによ

り、制御遅延により生ずる寄生変動を除去するようにしたものである。

【0026】実施の形態2. 図4は、本発明の実施の形態2のブロック図であり、制御遅延は2Tとしている。図4では、図1における基地局101の遅延回路110と加算器108の間に、増幅器109と並列に遅延回路118と増幅器117を挿入している。図5、図6は、この実施の形態の動作を説明する図である。加算器108は、加算器103から出力された受信SIRから、増幅器117、109から出力された電力を減算する。即ち、この実施の形態では、1T前と2T前に既に出力した2つのTPCビットによる電力制御が反映されていないことに着目し、この2つのTPCビットによる電力制御が反映された場合に送信電力がどうなるかを予め判定し、その判定結果に対して電力制御を行おうとするものである。このように構成することにより、1周期での遅延を遅延回路110と増幅器109で除去し、2周期での遅延を遅延回路118、増幅器117で除去することができるため、制御遅延が2Tの場合に受信SIR変動を±Δ以内に抑えることができる。

【0027】制御遅延が3T以上の時でも同様に構成することにより、同様の効果を奏することは自明である。

【0028】実施の形態3. 図7は、本発明の実施の形態3のブロック図であり、制御遅延は1Tとする。図7は、図1における判定器104、加算器108、増幅器109、遅延回路110を削除し、制御アルゴリズム119で示している。

【0029】図8に、そのアルゴリズムのフローチャートを示す。なお、フローチャート中、εは「基地局受信SIR-基準SIR」を表し電力制御誤差を示す。TPC<sub>n</sub>は、現在のTPCビットを表し、TPC<sub>n-1</sub>は、1T前のTPCビットを表す。また、TPC<sup>+</sup>は、TPCビットの極性反転を表す。処理201では、加算器103から出力される電力制御誤差εと1Tだけ過去のTPCビットを入力する。分岐202では、電力制御誤差ε>+Δを判定し、YESならば処理206を実行し、NOならば更に分岐203を実行する。分岐203では、電力制御誤差ε<-Δを判定し、YESならば処理205を実行し、NOならば処理204を行う。即ち、電力制御誤差ε<-Δの場合に処理205、-Δ≤電力制御誤差ε≤Δの場合に処理204、電力制御誤差ε>Δの場合に処理206が実行される。そして、処理204では、新たなTPCビットは1Tだけ過去のTPCビットの極性反転を行う。処理205では、新たなTPCビットは+1とされる。処理206では、新たなTPCビットは-1とされる。それぞれの場合に応じたTPCビットの値が、移動局に向けて送信されることとなる。

【0030】上記制御アルゴリズムの処理204は、制御遅延が1Tの場合に、TPCビットが2回連続して同極性になってしまうのを防止するものである。即ち、今

回のTPCビットにより1T前のTPCビットを除去することにより、電力制御が $\pm\Delta$ 以内となることを利用している。そのため、チャネルの電力変動が緩慢な場合には、電力制御誤差が小さくなり、その結果、チャネル容量の増大をもたらす。一方、チャネルの電力変動が急峻の場合、かつ、制御遅延が1T存在する場合、通常の制御に比べて追従特性が1Tだけ遅延する。そのため、チャネルの電力変動が急峻であることによる電力制御誤差が大きくなることが考えられるが、移動局の移動速度が低速である場合は、チャネルの電力変動が急峻の場合の発生頻度自体が少なく問題とならない。また、移動速度が高速であっても、RAKE受信や空間ダイバーシチ等、公知の技術によりチャネルの電力変動が急峻の場合の発生頻度を少なくでき、総合では送信電力制御誤差特性を大きく改善できる。

【0031】図9は、fDTに対する送信電力制御誤差を示している。特性C及び特性Dは、本方式による電力制御誤差特性を示している。特性Cは、従来の特性Aに対応しているものである。特性Dは、従来の特性Bに対応しているものである。本方式の採用により、電力制御誤差特性が大きく改善されている。

【0032】実施の形態4. この実施の形態では、移動局に移動局の移動速度、即ち、fDTを検出する手段を設け、それにより最適なステップサイズ $\Delta$ を選択する場合について説明する。fDTの検出は、後述するように、例えば、所定数で平均化した受信したTPCビットの統計量（例えば、後述する連続数又は連数）と、基準値とを比較することにより行う。

【0033】本発明の実施の形態4における送信電力制御装置のブロック図を図10に示す。図10において、182は移動局の移動速度を検出する速度検出部である。また、192は同じく移動局の移動速度を検出する速度検出部である。図10では、図1のブロック図における移動局102にTPCビット蓄積部114、連数・連続数カウント部（単に、カウント部ともいう）115、ステップサイズ（ $\Delta$ ）決定部116が追加されている。また、基地局101に、TPCビット蓄積部111、連数・連続数カウント部112、 $\Delta$ 決定部113が追加されている。まず、移動局102において、受信されたTPCビットは、TPCビット蓄積部114により、所定のビット数だけ格納される。格納されたTPCビットは、連数・連続数カウント部115により、連数及び連続数がカウントされる。カウントされた連数及び連続数は、 $\Delta$ 決定部116に入力され、ここで現在のステップサイズ $\Delta$ と、連数カウント及び連続数カウントをもとに、新たなステップサイズ $\Delta$ を決定する。増幅器105では、その決定されたステップサイズ $\Delta$ とTPCビットとの積を出力する。また、基地局101において遅延回路110により遅延されたTPCビットは、TPCビット蓄積部111により、所定のビット数だけ格納さ

れる。格納されたTPCビットは、連数・連続数カウント部112により、連数及び連続数がカウントされる。カウントされた連数及び連続数は、 $\Delta$ 決定部113に入力され、ここで現在のステップサイズ $\Delta$ と、連数カウント及び連続数カウントをもとに、新たなステップサイズ $\Delta$ を決定する。増幅器109では、その決定されたステップサイズ $\Delta$ とTPCビットとの積を出力する。

【0034】図32に示したように、fDT $\leq 0.01$ ではステップサイズ $\Delta = \Delta 1$  dBを選択し、fDT $> 0.01$ ではステップサイズ $\Delta = \Delta 2$  dBを選択することにより、電力制御誤差特性の改善が図ることができる。これを実現するためには、移動局の移動速度、即ち、fDTを測定する手段が必要となる。この実施の形態では、fDTを測定するために、TPCビットの統計的性質を用いる。ここでは、一例として、予めシミュレーションや実測により取得したTPCビットの連数の頻度、或いは、連続数の頻度と、実際に伝送したTPCビットを規定のシンボル数で平均化することにより求めた連数の頻度、或いは、連続数の頻度を用いる。又は、予めシミュレーションや実測により取得したTPCビットの連数、或いは、連続数と、実際に伝送したTPCビットの連数、或いは、連続数を用いる。ここで連数とは、同一極性のTPCビットの連りの数である。例えば、サンプルとして蓄積した10個（サンプル数S=10）のTPCビットが{+1, +1, +1, +1, -1, -1, -1, +1, +1, -1}である時は、図11のようにカウントする。結果として、図12に示すような連数のカウント表（頻度表）を作成することができる。但し、連数の頻度を求める分母は、簡単のためサンプル数Sに揃えている。また、連続数とは、所定のサンプル数SのTPCビットの中のN個の連続するTPCビットが同極性である数であり、例えば、サンプルとして蓄積した10個（サンプル数S=10）のTPCビットが{+1, +1, +1, +1, -1, -1, -1, +1, +1, -1}である時は、図13のようにカウントする。結果として、図14に示すような連続数のカウント表（頻度表）を作成することができる。

【0035】M=m（1 $\leq m \leq S$ ）の場合のfDTに対する連数の頻度分布（ $\Delta = \Delta 1$  dB）を図15に、M=m（1 $\leq m \leq S$ ）の場合のfDTに対する連数の頻度分布（ $\Delta = \Delta 2$  dB）を図16に示す。但し、連数の頻度を求める分母は、簡単のためサンプル数Sに揃えている。また、N=n（0 $\leq n \leq S$ ）の場合のfDTに対する連続数の頻度分布（ $\Delta = \Delta 1$  dB）を図17に、N=n（0 $\leq n \leq S$ ）の場合のfDTに対する連続数の頻度分布（ $\Delta = \Delta 2$  dB）を図18に示す。図15及び図16は、 $\Delta = \Delta 1$  dBと $\Delta = \Delta 2$  dBの場合に、予めシミュレーション、或いは、実測により取得したTPCビットの連数頻度の図である。図の横軸は、移動局の移動速度を示すfDTである。縦軸は、連続数M=mの場合の



連数頻度である。ここで注目すべき点は、 $fDT=0.01$ の連数頻度である。 $\Delta=\Delta1dB$ の場合の連数頻度が $\alpha1/S$ であり、 $\Delta=\Delta2dB$ の場合の連数頻度が $\alpha2/S$ であるものとする。シミュレーション、或いは、実測の結果から得られた頻度分布により、 $\Delta=\Delta1dB$ で電力制御を行っている場合、連数の頻度が $\alpha1/S$ より大きい場合には、移動局の移動速度を示す $fDT$ が $0.01$ 以下であるということを判定することができる。従って、連数の頻度が $\alpha1/S$ より大きい場合には、 $\Delta=\Delta1dB$ を用いて電力を制御する。また、 $\Delta=\Delta1dB$ を用いて電力を制御している最中に、連数頻度が $\alpha1/S$ より小さな値になった場合には、移動局の移動速度を示す $fDT$ が $0.01$ 以上であるということが判定できる。連数頻度が $\alpha1/S$ より小さな値になった場合には、ステップサイズを切り換える必要がある。即ち、 $\Delta=\Delta2dB$ に切り換えて電力制御を行う。図17、図18は、前述した連数頻度の代わりに、連続数頻度を用いる場合を示している。図17、図18の場合もシミュレーション、或いは、実測の結果に基づき $\Delta=\Delta1dB$ と $\Delta=\Delta2dB$ の場合のTPCビットの連続数頻度を求めたものである。この結果から、移動局の速度を示す $fDT$ の値が $0.01$ 以下か $0.01$ 以上かを連続数頻度の値 $\beta1/S$ と $\beta2/S$ から判定することができる。図15から図18に示した特性より、 $\Delta=\Delta1dB$ 及び $\Delta=\Delta2dB$ の切り換え基準を、図19に示すように設定すると、 $fDT=0.01$ での切り換えができる。また、連数頻度と連続数頻度の両方の切り換え基準を用いることにより、頻繁な切り換えを起こらなくすることができる。

【0036】前述した図15から図19の説明においては、連数頻度及び連続数頻度を用いてステップサイズを変更する場合を説明したが、連数カウント、連続数カウントを用いてステップサイズを切り換えるようにしても構わない。図12及び図14に示したように、連数カウント、連続数カウントをサンプル数 $S$ で除算したものが連数頻度、連続数頻度であるから、いずれを用いた場合でもステップサイズの切り換え基準とすることができる。

【0037】 $\Delta$ 決定部113、116について、図20を用いて更に詳しく説明する。ここでは、連数カウント及び連続数カウントを用いてステップサイズを決定する場合について説明する。図20において、 $\Delta$ 決定部116は、比較器301、302、303、304、ANDゲート305、NANDゲート306、セレクト307、308から構成される。ステップサイズ $\Delta$ の初期値を $\Delta1dB$ と仮定し、セレクト307、308の入力は、それぞれANDゲート305の出力、 $\Delta1dB$ を選択するように与えられている。連数・連続数カウント部115でカウントされた連数は、比較器301及び303に供給される。比較器301では、連数カウントと基

準値1とを比較する。基準値1は、上記 $\alpha1$ に対応し、比較器301の出力は、連数カウント $<\alpha1$ の時+1となり、連数カウント $\geq\alpha1$ の時-1となる。一方、比較器303では、連数カウントと基準値3とを比較する。基準値3は、上記 $\alpha2$ に対応し、比較器303の出力は、連数カウント $\geq\alpha2$ の時+1となり、連数カウント $<\alpha2$ の時-1となる。また、連数・連続数カウント部115でカウントされた連続数は、比較器302及び304に供給される。比較器302では、連続数カウントと基準値2とを比較する。基準値2は、上記 $\beta1$ に対応し、比較器302の出力は、連続数カウント $\geq\beta1$ の時+1となり、連続数カウント $<\beta1$ の時-1となる。一方、比較器304では、連続数カウントと基準値4とを比較する。基準値4は、上記 $\beta2$ に対応し、比較器304の出力は、連続数カウント $<\beta2$ の時+1となり、連続数カウント $\geq\beta2$ の時-1となる。ANDゲート305には、比較器301と比較器302の出力が供給され、それらがともに+1の時+1を出力し、その他の時-1を出力する。ANDゲート305の出力が+1となるのは、連数カウント $<\alpha1$ 、かつ、連続数カウント $\geq\beta1$ の場合である。NANDゲート306には、比較器303と比較器304の出力が供給され、それらがともに+1の時-1を出力し、その他の時+1を出力する。NANDゲート306の出力が-1となるのは、連数カウント $\geq\alpha2$ 、かつ、連続数カウント $<\beta2$ の場合である。セレクト307には、ANDゲート305とNANDゲート306の出力が供給され、初期時にはANDゲート305の出力が選択されている。ANDゲート305出力が-1、即ち、連数カウント $<\alpha1$ 、かつ、連続数カウント $\geq\beta1$ を満たさない時は、セレクト307は、ANDゲート305出力を選択し続け、セレクト308も $\Delta=\Delta1dB$ を選択し続ける。一方、ANDゲート305の出力が+1となった時、即ち、連数カウント $<\alpha1$ 、かつ、連続数カウント $\geq\beta1$ を満たす時は、セレクト307は、NANDゲート306の出力を選択する。そして、セレクト308は、ステップサイズ $\Delta=\Delta2dB$ を選択する。セレクト307の出力が、NANDゲート306の出力に切り替わった後は、NANDゲート306の出力が+1、即ち、連数カウント $\geq\alpha2$ 、かつ、連続数カウント $<\beta2$ を満たさない時は、セレクト307は、NANDゲート306の出力を選択し続け、セレクト308もステップサイズ $\Delta=\Delta2dB$ を選択し続ける。一方、NANDゲート306の出力が-1となった時、即ち、連数カウント $\geq\alpha2$ 、かつ、連続数カウント $<\beta2$ を満たす時は、セレクト307は、NANDゲート306の出力を選択する。そして、セレクト308は、ステップサイズ $\Delta=\Delta1dB$ を選択する。以上のように、 $\Delta$ 決定部は動作するため、TPCビットの統計的性質を用いて $fDT$ の検出が可能となる。

・連数及び連続数を観測するため、測定精度が向上する。  
 ・連数及び連続数のAND条件のため、切換頻度が緩和される。  
 などの効果がある。

【0038】△決定部116の他の構成としては、図21のように、ANDゲート305の代わりにORゲート309、NANDゲート306の代わりにNORゲート310を用いる構成や、図22のように、連数のみを用いる構成、図23のように、連続数のみを用いる構成などがある。図22、図23には、説明の便宜上NOTゲートを用いたが、図22では、NOTゲート311を削除し、比較器303の入力を入れ替えてもよい。また、図23では、NOTゲート312を削除し、比較器304の入力を入れ替えてもよい。なお、連数カウント、連続数カウント、基準値1〜4 ( $\alpha 1, \beta 1, \alpha 2, \beta 2$ ) の代わりに、それぞれをサンプル数で割った連数頻度、連続数頻度、基準値5〜8 ( $\alpha 1/S, \beta 1/S, \alpha 2/S, \beta 2/S$ ) を用いてもよい。

【0039】図24は、この実施の形態の他の構成を示す図である。図24に示す構成は、従来の構成に速度検出部192と△決定部116を追加したものである。図24に示す場合は、実施の形態1で示した制御遅延に基づく送信電力制御コマンドの修正を行わずに、単に移動局の移動速度を検出してステップサイズを切り換える場合を示している。このように、移動局の移動速度をTPCビットの統計的性質から判断することによってステップサイズを決定することにより、電力制御誤差を小さくすることが可能である。

【0040】以上のように、この実施の形態は、基準SIRから基地局の受信SIRを引いた値である電力制御誤差を小さくするように、第1のステップサイズ $\Delta 1$ と第2のステップサイズ $\Delta 2$ を切り換えることを特徴とする。上記ステップサイズの切り換えは、移動局の移動速度を検出し、移動速度が遅い場合に第1のステップサイズ $\Delta 1$ を選択し、移動速度が速い場合に、第1のステップサイズ $\Delta 1$ よりステップサイズが大きい第2のステップサイズ $\Delta 2$ を選択することを特徴とする。移動速度の検出は、所定の時間における送信電力制御コマンドの連数カウントと基準値との比較結果より行うことを特徴とする。また、ステップサイズ決定部は、第1ステップサイズにおける送信電力制御コマンドの連数カウントが第1の基準値以下の時に第2のステップサイズに切り換えを行い、第2のステップサイズにおける送信電力制御コマンドの連数カウントが第3の基準値以上の時に第1のステップサイズに切り換えるように動作させることを特徴とする。また、ステップサイズ決定部は、第1のステップサイズにおける送信電力

制御コマンドの連続数カウントが第2の基準値以上の時に第2のステップサイズに切り換えを行い、第2のステップサイズにおける送信電力制御コマンドの連続数カウントが第4の基準値以下の時に第1のステップサイズに切り換えるように動作させることを特徴とする。また、ステップサイズ決定部は、第1のステップサイズにおける送信電力制御コマンドの連数カウントが第1の基準値以下で、かつ、連続数カウントが第3の基準値以上の時に第2のステップサイズに切り換えを行い、第2のステップサイズにおける送信電力制御コマンドの連数カウントが第2の基準値以上で、かつ、連続数カウントが第4の基準値以下の時に第1のステップサイズに切り換えを行うように動作させることを特徴とする。

【0041】実施の形態5. この実施の形態では、急激なチャンネル電力変化時でもシステムへの干渉を低減するように、急激な電力変動を検出する手段を設け、検出時には移動局の送信電力を所定のTPCビットを用いて平均電力に戻すようする場合を説明する。急激な電力変動の検出は、TPCビットの蓄積から、所定パターンを検出することに行う。この実施の形態5では、fDTが大きい領域での変動に対する追従特性を向上させることができ、システムに与える干渉を抑え、それによりシステムの加入者容量の増大を図ることができる。

【0042】図25に、本発明における実施の形態5のブロック図を示す。これは、図10の移動局102に新たに所定パターン検出部120、平均化部121、スイッチ122及び123からなるスイッチ回路を追加し、基地局101に新たに所定パターン検出部127、平均化部128、スイッチ129を追加したものである。図25において、193は送信電力を過去に送信した送信電力の平均値に設定し直す電力設定部である。120はTPCビットが所定のパターンを発生したことを検出する所定パターン検出部である。121は過去において発生した所定数のTPCビットの平均値を計算して出力する平均化部である。194は平均化部が出力した平均値に対してステップサイズを積算する増幅器である。移動局102において、TPCビット蓄積部114に蓄積されたTPCビットは、所定パターン検出部120で、所定パターンの検出を行うために、また、平均化部121でTPCビットの平均値を求めるために用いられる。所定パターン検出部では、所定パターン[+1, +1, +1, +1, +1, +1, +1, +1, +1, -1]を検出した時+1を出力し、それ以外の時-1を出力する。所定パターンが検出されない時、即ち、所定パターン検出部120の出力が-1の時は、スイッチ122はオン、スイッチ123はオフとなっている。これで図10と同一の構成になる。一方、所定パターンが検出された時、即ち、所定パターン検出部120の出力が+1の時は、スイッチ122がオフ、スイッチ123はオンとなる。このため、所定パターンの検出がない時は、図10

と同一の動作を行うが、所定パターン検出時は、加算器106と遅延回路107による積分がリセットされ、平均化部121の値にステップサイズを積算したものが移動局の送信電力として出力される。基地局でも同様に、所定パターン検出部127で所定パターンの検出、平均化部でTPCビットの平均化を行い、スイッチ129では、所定パターンの検出がない時は増幅器109の出力を選択し、所定パターンの検出時は平均化部128の出力にステップサイズを積算したものをを選択する。

【0043】図26は、図25に示した構成の動作を示す図である。例えば、TPCビットによる所定パターン[+1, +1, +1, +1, +1, +1, +1, +1, +1, -1]を検出し、その時、TPCビットの平均値にステップサイズを積算したものを平均値603として再設定する。TPCビットの所定パターンは、n回連続で+1を受信した後、-1を受信するパターンとすると合理的である。また、平均値は、例えば、過去100TPCビット分のTPCビットの平均値とするとよい。図26に示すように、平均値603に設定されることにより、従来生じていたシステムへの干渉が大幅に減少する。

【0044】図27は、この実施の形態の他の構成を示す図である。図27は、従来の構成に、この実施の形態の特徴である電力設定部を付加したものである。図27に示す構成によれば、急激なチャネルの電力変動に対しても、システムへの干渉を少なくすることができる。なお、前述した実施の形態においては、TPCビットの平均値を算出する場合について説明したが、TPCビットを用いずに、送信電力制御部190から出力される送信電力の平均値を用いるようにしても構わない。図28において、196は過去に送信した送信電力の値を記憶し、平均値を算出する平均化部である。195は所定パターン検出部120が所定のパターンが検出した場合に、平均化部196から出力される平均値を送信電力として選択するスイッチである。図28に示したように、送信電力の平均値を用いて送信電力を設定し直す場合であっても構わない。

【0045】

【発明の効果】本発明の送信電力制御装置は、以上のように構成されているため、送信電力制御誤差が低減し、システムの加入者容量を増大できる効果がある。

【0046】また、この発明によれば、補正部により遅延時間に基づいた送信電力制御コマンドの補正を行うことができる。

【0047】また、この発明によれば、補正部が先に出力された送信電力制御コマンドを用いて、現在の電力制御誤差を補正することにより適切な送信電力制御を行うことができる。

【0048】また、この発明によれば、補正部をハードウェアにより構成することができる。

【0049】また、この発明によれば、送信電力制御をソフトウェアにより行うことができる。

【0050】また、この発明の送信電力制御装置によれば、ステップサイズを切り換えて電力を制御することにより送信電力制御誤差が低減し、システムの加入者容量を増大できる効果がある。

【0051】また、この発明によれば、送信局の移動速度に基づいてステップサイズを切り換えることができる。

10 【0052】また、この発明によれば、送信電力制御コマンドの統計的性質を利用して移動速度を検出することができる。

【0053】また、この発明によれば、送信電力制御コマンドの連数をカウントすることで送信局の移動速度を検出することができる。

【0054】また、この発明によれば、送信電力制御コマンドの連続数をカウントすることで送信局の移動速度を検出することができる。

20 【0055】また、本発明の送信電力制御装置は、送信電力を設定し直すように構成されているため、他の移動局への干渉が低減できるため、システムの加入者容量を増大できる効果がある。

【0056】また、この発明によれば、送信電力を過去の送信電力の平均値とすることができる。

【0057】また、この発明によれば、送信電力制御コマンドの所定のパターンから他の移動局への干渉の度合いを判定して送信電力を設定し直すことが可能になる。

【図面の簡単な説明】

30 【図1】 本発明の実施の形態1による送信電力制御装置を示すブロック図である。

【図2】 本発明の実施の形態1による送信電力制御装置における制御遅延が1Tの場合の基地局受信電力の時間変動を説明する図である。

【図3】 本発明の実施の形態1による送信電力制御装置における制御遅延が1Tの場合の基地局受信電力の時間変動を説明する図である。

【図4】 本発明の実施の形態2による送信電力制御装置を示すブロック図である。

40 【図5】 本発明の実施の形態2による送信電力制御装置における制御遅延が2Tの場合の基地局受信電力の時間変動を説明する図である。

【図6】 本発明の実施の形態2による送信電力制御装置における制御遅延が2Tの場合の基地局受信電力の時間変動を説明する図である。

【図7】 本発明の実施の形態3による送信電力制御装置を示すブロック図である。

【図8】 本発明の実施の形態3による送信電力制御装置の制御アルゴリズムを説明するフローチャート図である。

50 【図9】 この発明の送信電力制御装置の送信電力制御

誤差特性を示す図である。

【図10】 本発明の実施の形態4による送信電力制御装置を示すブロック図である。

【図11】 本発明の連数を説明する図である。

【図12】 本発明の連数の頻度分布を示す図である。

【図13】 本発明の連続数を説明する図である。

【図14】 本発明の連続数の頻度分布を示す図である。

【図15】 本発明の実施の形態4によるドップラー周波数検出を説明する図である。

【図16】 本発明の実施の形態4によるドップラー周波数検出を説明する図である。

【図17】 本発明の実施の形態4によるドップラー周波数検出を説明する図である。

【図18】 本発明の実施の形態4によるドップラー周波数検出を説明する図である。

【図19】 本発明のステップサイズの切り換え基準を示す図である。

【図20】 本発明の実施の形態4による送信電力制御装置のステップサイズ決定部の構成図である。

【図21】 本発明の実施の形態4による送信電力制御装置のステップサイズ決定部の構成図である。

【図22】 本発明の実施の形態4による送信電力制御装置のステップサイズ決定部の構成図である。

【図23】 本発明の実施の形態4による送信電力制御装置のステップサイズ決定部の構成図である。

【図24】 本発明の実施の形態4による送信電力制御装置を示すブロック図である。

【図25】 本発明の実施の形態5による送信電力制御装置を示すブロック図である。

【図26】 本発明の実施の形態5による送信電力制御装置の動作を示す図である。

【図27】 本発明の実施の形態5による送信電力制御装置を示すブロック図である。

【図28】 本発明の実施の形態5による送信電力制御装置を示すブロック図である。

【図29】 従来の送信電力制御装置を示すブロック図である。

【図30】 従来の送信電力制御装置における制御遅延がない場合の基地局受信電力の時間変動を説明する図\*40

\*である。

【図31】 従来の送信電力制御装置における制御遅延が1Tの場合の基地局受信電力の時間変動を説明する図である。

【図32】 従来の送信電力制御装置の送信電力制御誤差特性を示す図である。

【図33】 従来の送信電力制御装置における制御遅延が1の場合の基地局受信電力の時間変動を説明する図である。

10 【符号の説明】

101 基地局、102 移動局、103 加算器、104 判定器、105 増幅器、106 加算器、107 遅延回路、108 加算器、109 増幅器、110 遅延回路、111 TPCビット蓄積部、112 連数・連続数カウンタ部、113 ステップサイズ決定部、114 TPCビット蓄積部、115 連数・連続数カウンタ部、116 ステップサイズ決定部、117 増幅器、118 遅延回路、119 制御アルゴリズム、180 コマンド生成部、181 補正部、183 電力設定部、184 増幅器、190 送信電力制御部、182 速度検出部、192 速度検出部、193 電力設定部、194 増幅器、195 スイッチ、196 平均化部、301 比較器、302 比較器、303 比較器、304 比較器、305 ANDゲート、306 NANDゲート、307 セレクタ、308 セレクタ、309 ORゲート、310 NORゲート、311 NOTゲート、312 NOTゲート、401 基地局受信SIR、402 基地局受信SIR、403 基地局受信SIR、404 基地局受信SIR、411 基地局受信SIR、412 基地局受信SIR、413 基地局受信SIR、414 基地局受信SIR、421 基地局受信SIR、422 基地局受信SIR、423 基地局受信SIR、424 基地局受信SIR、501 TPCビット、502 TPCビット、503 TPCビット、504 TPCビット、510 TPCビット、511 TPCビット、512 TPCビット、513 TPCビット、514 TPCビット、520 TPCビット、521 TPCビット、522 TPCビット、523 TPCビット、524 TPCビット、603 平均値。

20

30

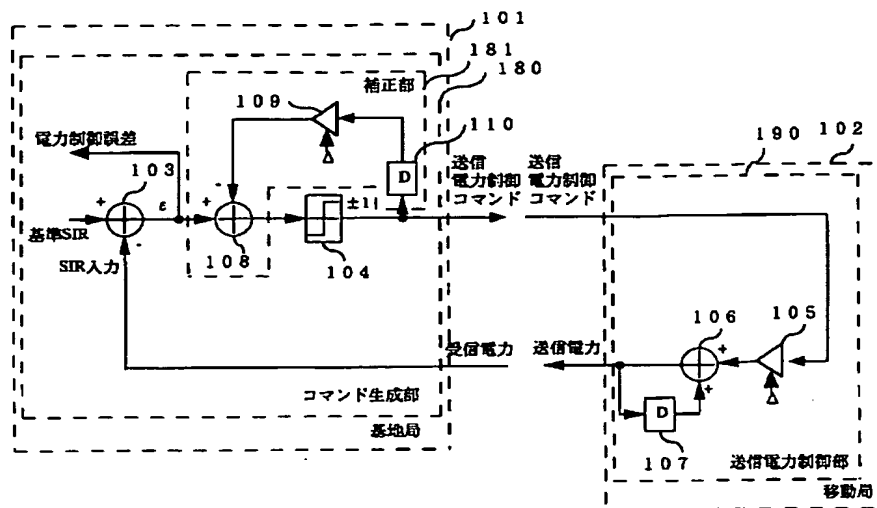
【図14】

N	連続数カウンタ	連続数頻度
2	6	連続数2頻度: 6/10
3	3	連続数3頻度: 3/10
4	1	連続数4頻度: 1/10

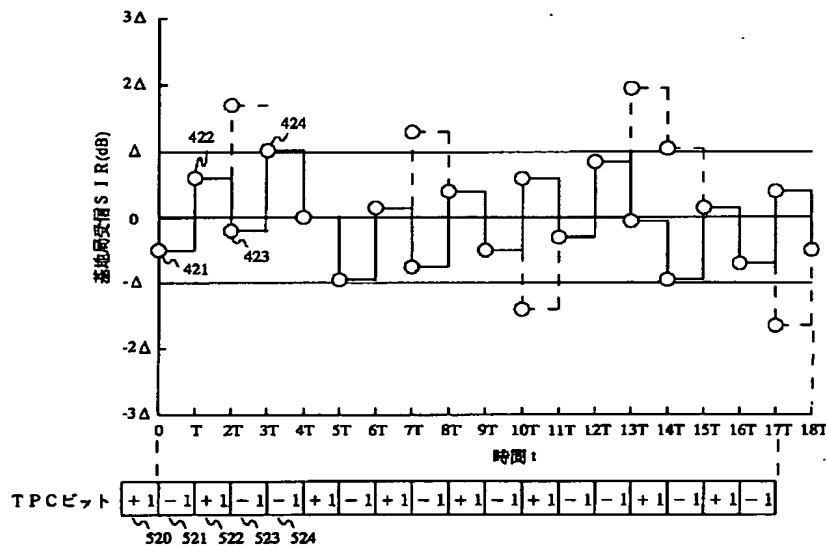
【図19】

切換方向	連数頻度	連続数頻度
$\Delta 1$ から $\Delta 2$	$(\alpha 1/S)$ 以下	$(\beta 1/S)$ 以上
$\Delta 2$ から $\Delta 1$	$(\alpha 2/S)$ 以上	$(\beta 2/S)$ 以下

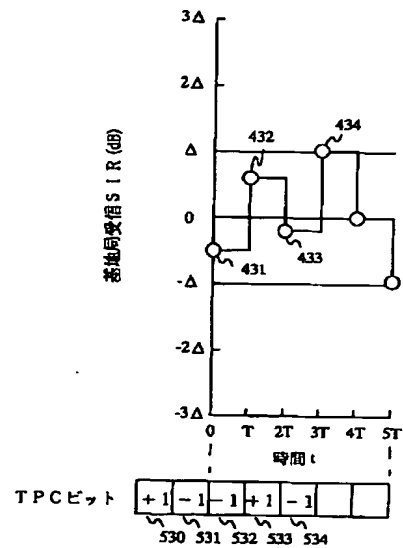
【図1】



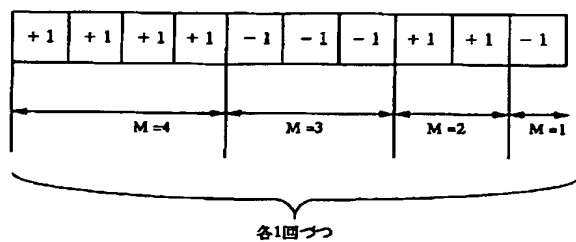
【図2】



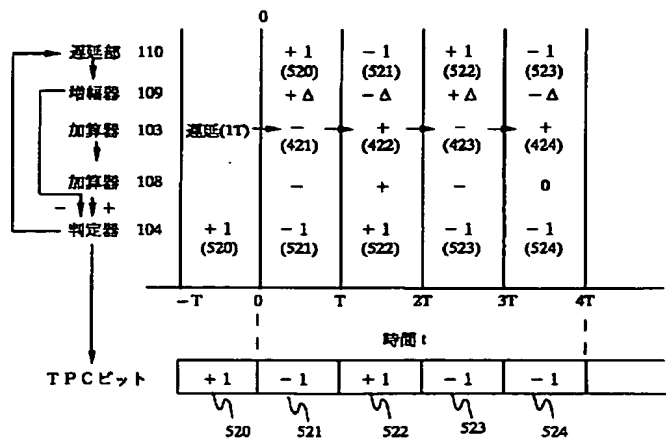
【図5】



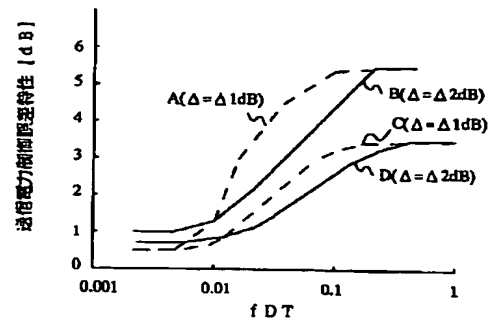
【図11】



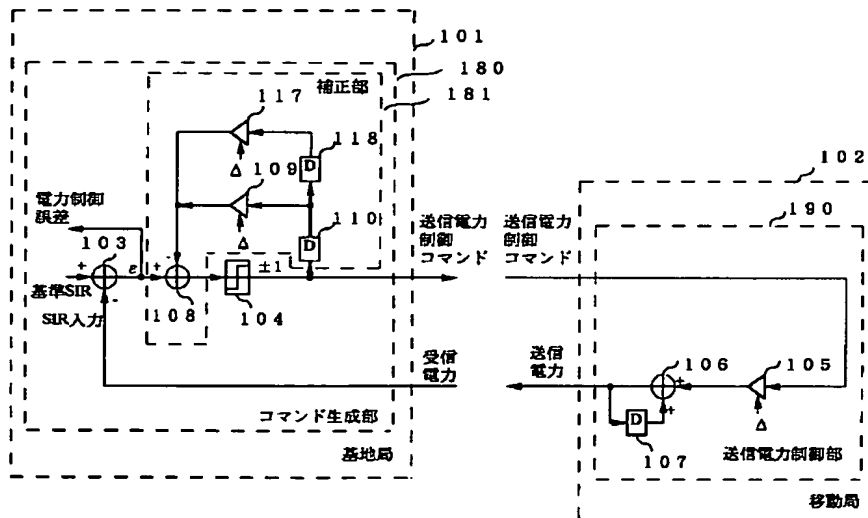
【図3】



【図9】



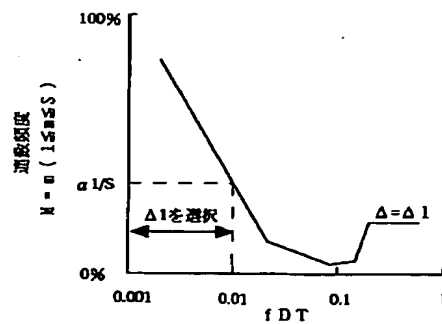
【図4】



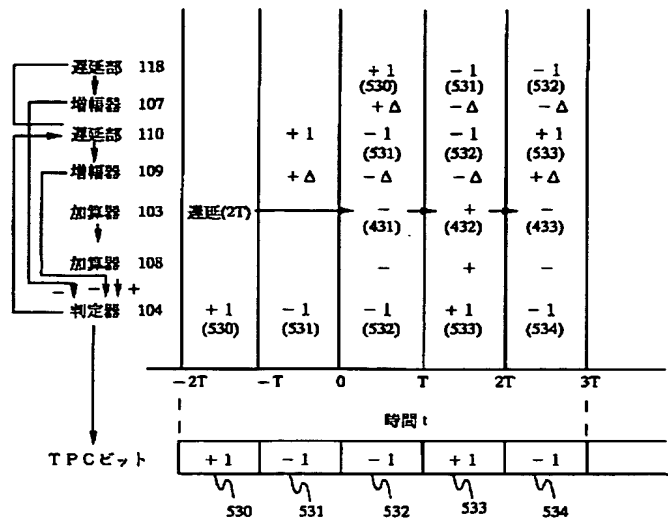
【図12】

M	連数カウント	連数傾度
1	1	連数1傾度: 1/10
2	1	連数2傾度: 1/10
3	1	連数3傾度: 1/10
4	1	連数4傾度: 1/10

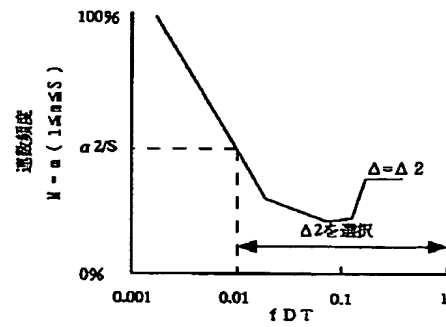
【図15】



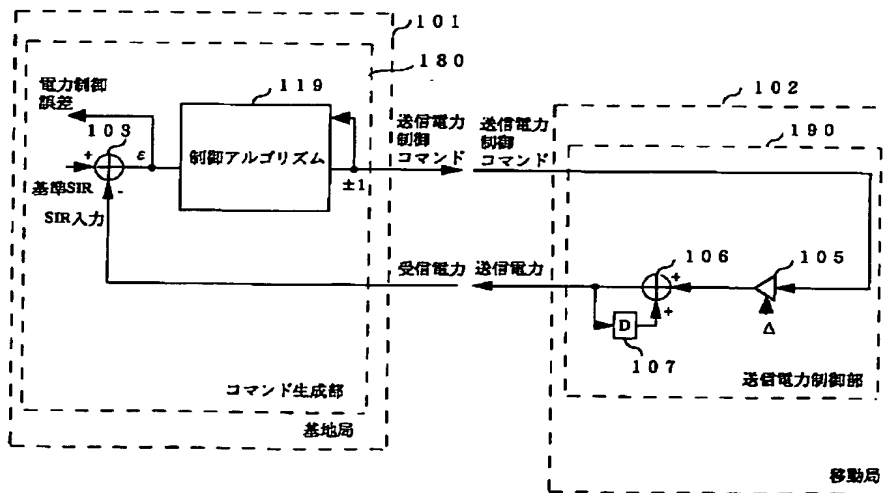
【図6】



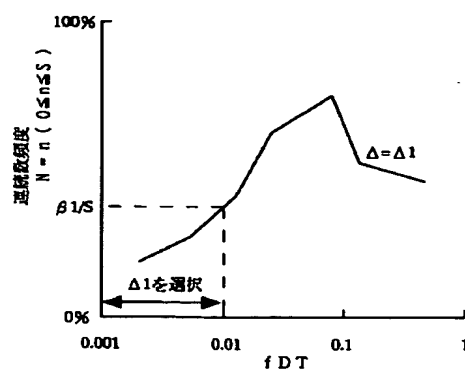
【図16】



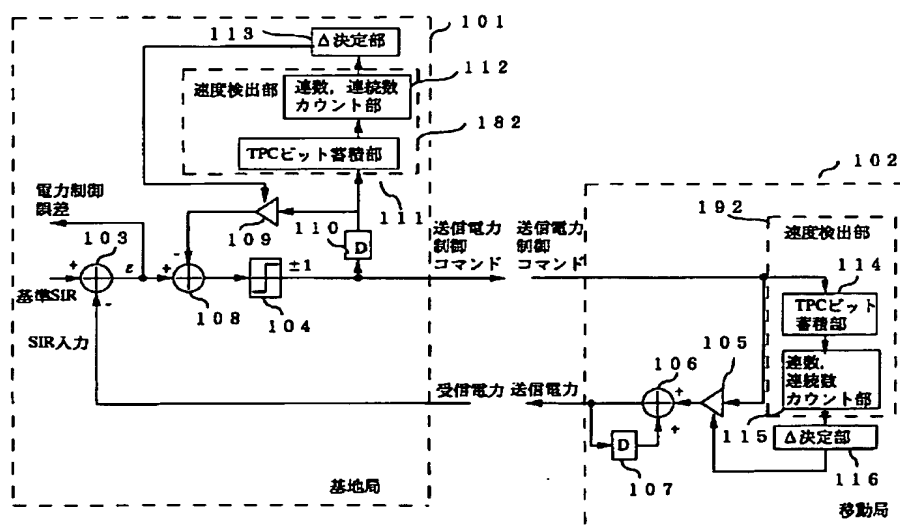
【図7】



【圖 17】

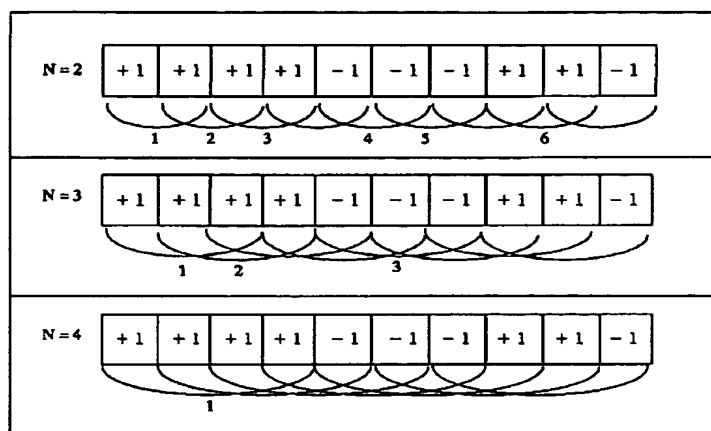


【圖 10】

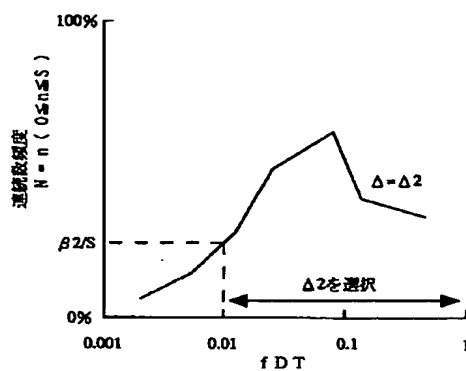




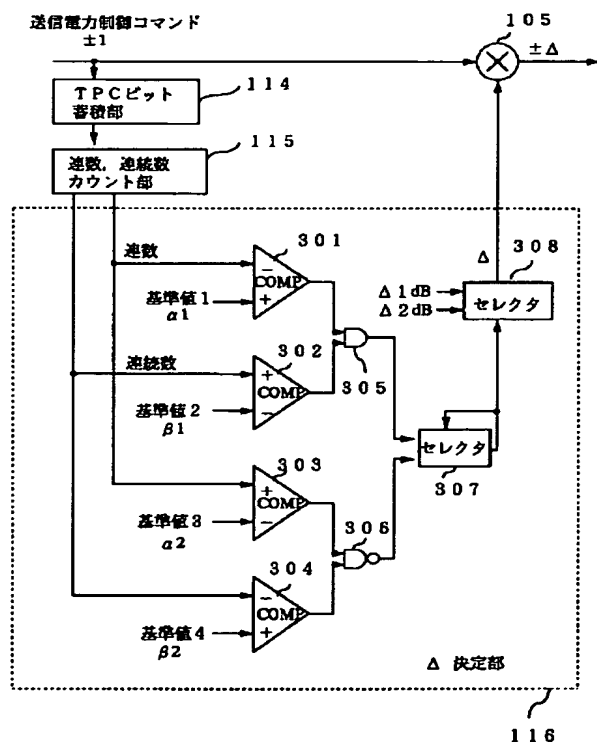
【図13】



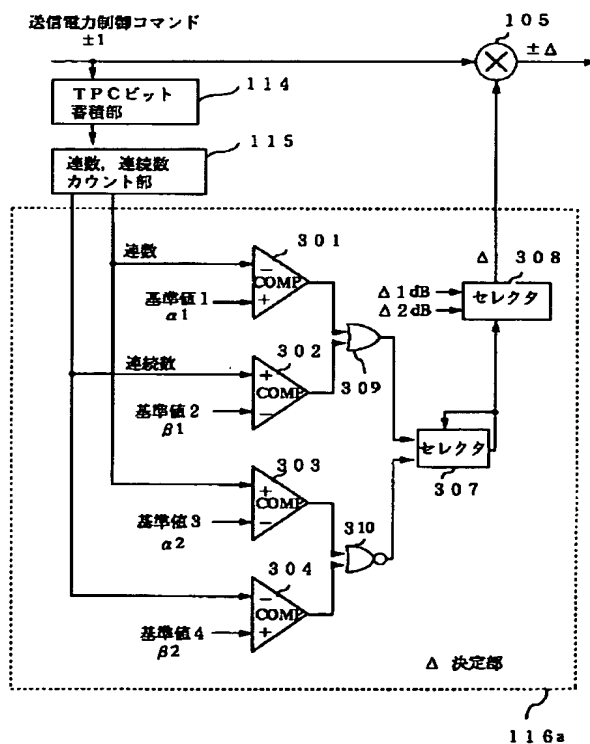
【図18】



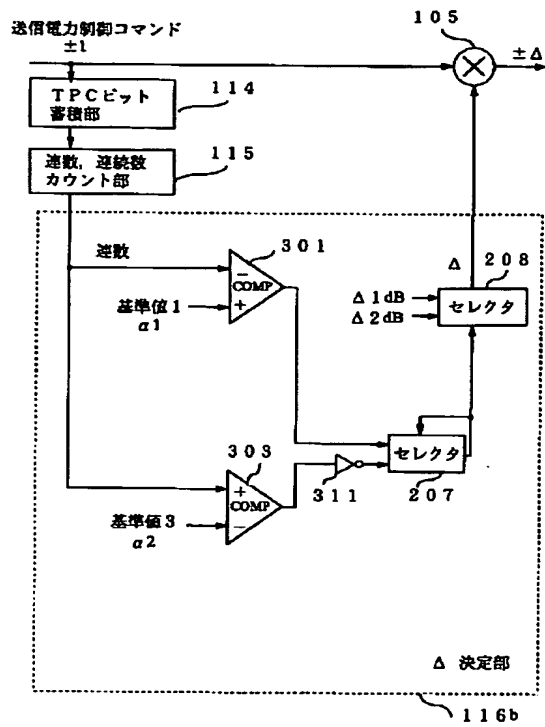
【図20】



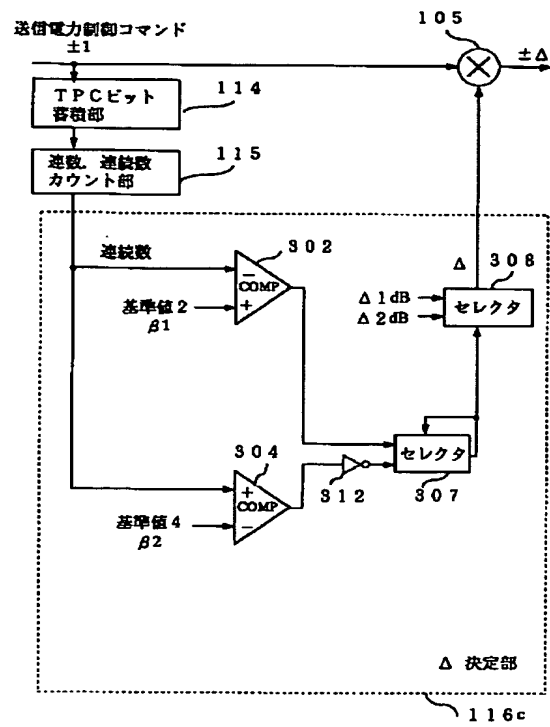
【図21】



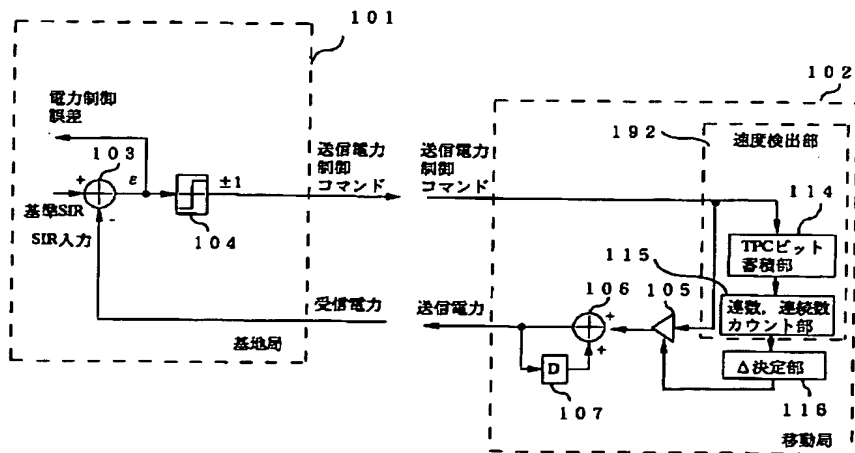
【図22】



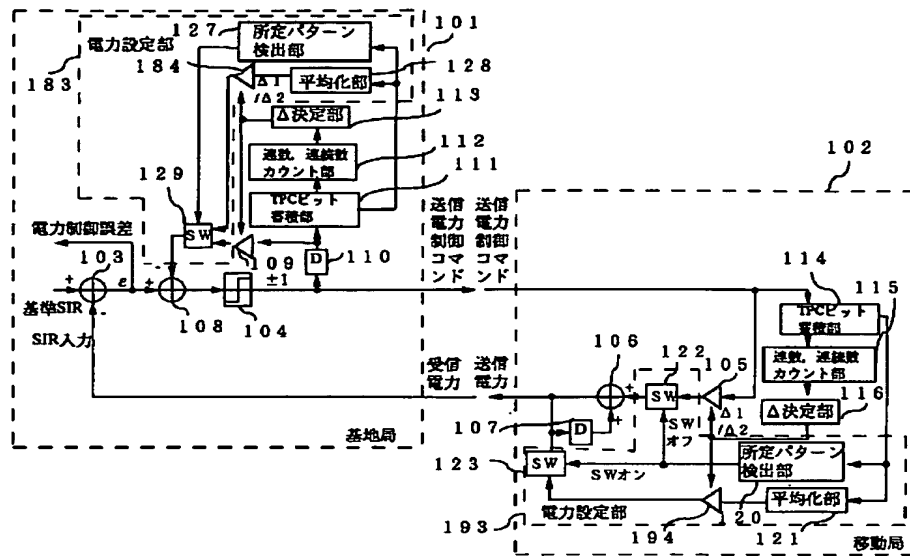
【図23】



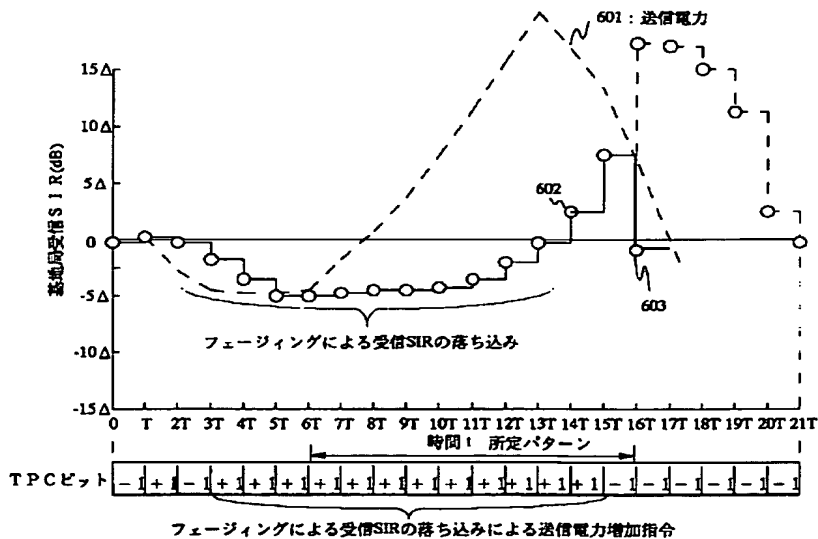
【図24】



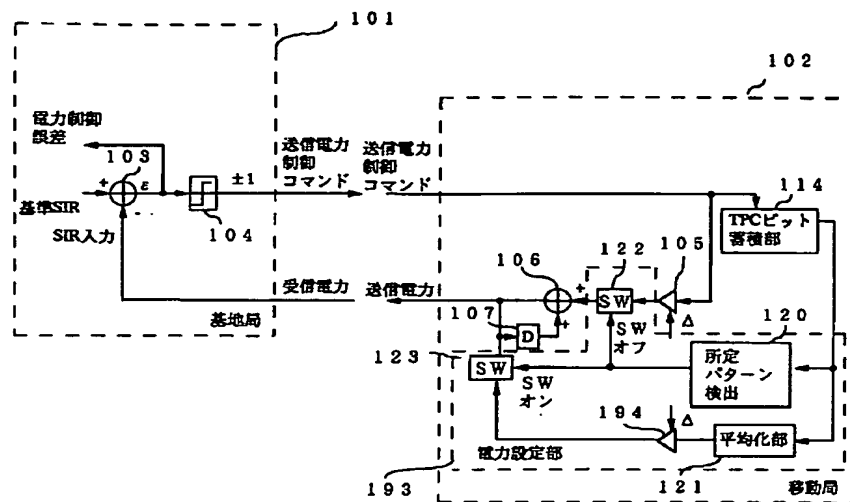
【図25】



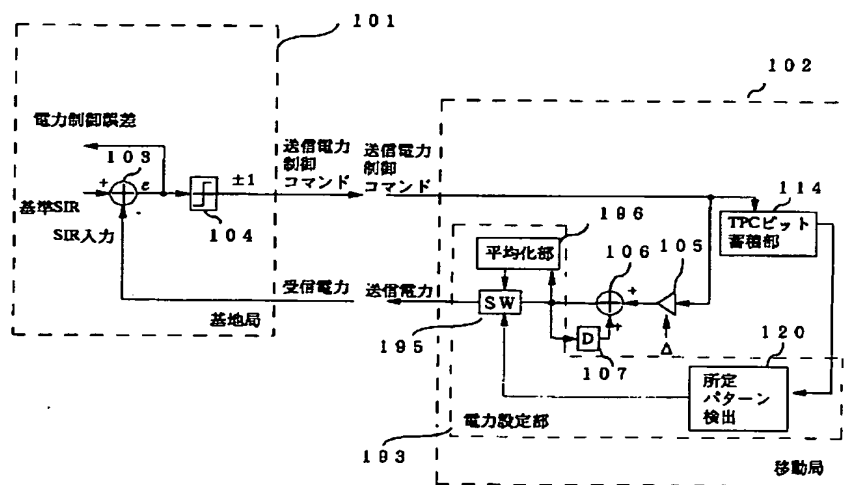
【図26】



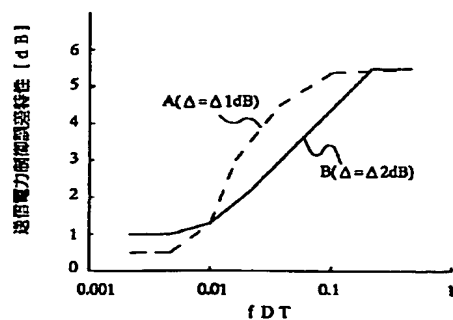
【圖 27】



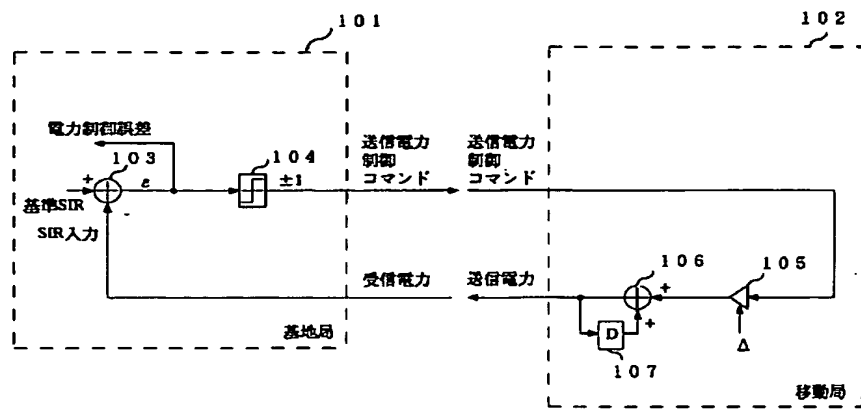
【圖 28】



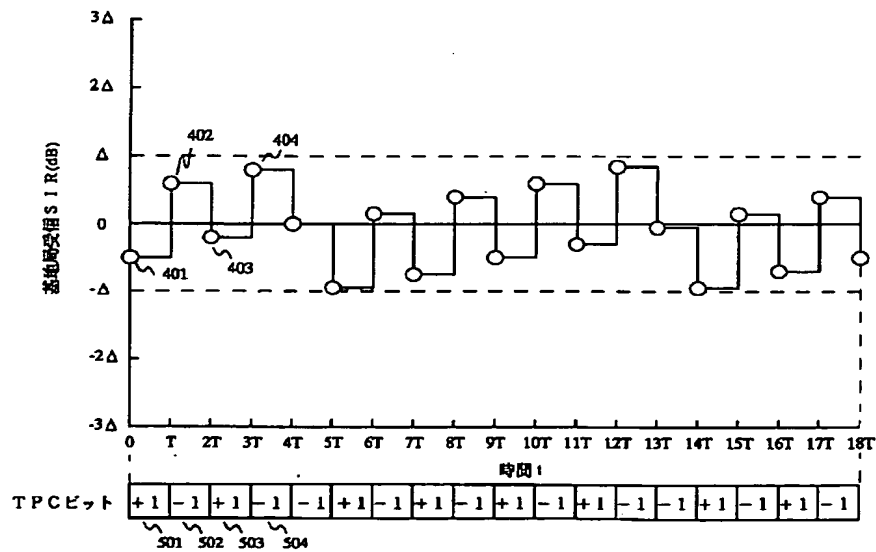
【図 3 2】



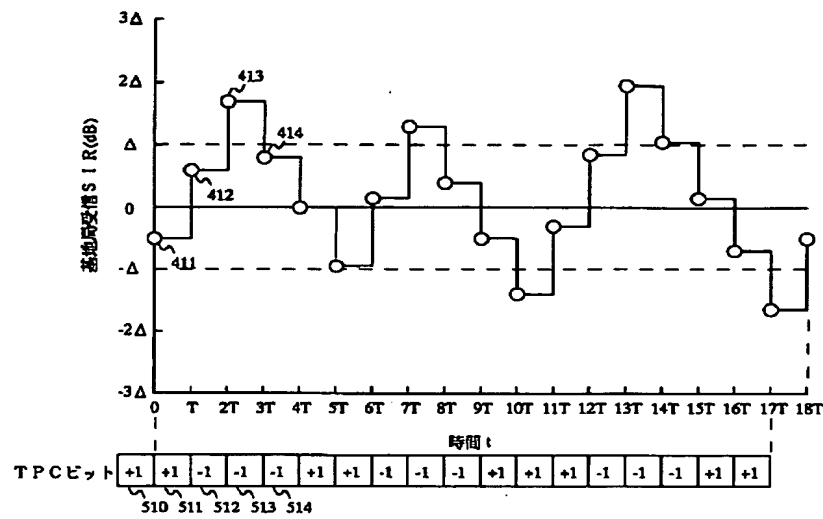
【図29】



【図30】



【図31】



【図33】

